

**REPORTS OF THE NATIONAL ACADEMY OF SCIENCES
OF THE REPUBLIC OF KAZAKHSTAN**

ISSN 2224-5227

Volume 3, Number 307 (2016), 87 – 92

UDC 004.056.55

**INTRODUCTION TO XILINX WEBPACK ISE AUTOMATIC PROJECT
SYSTEM, MAKING SIMPLE PRINCIPLE OF AND3****A.O. Zhyenbek¹, B.K. Kudaibergenova², A.Б Сейтен¹**¹L.N.Gumilyov Eurasian National University, Astana;²S.Seifullin Kazakh AgroTechnical University, Astana¹arai_nur_nao@mail.ru, ²bakit91_91@mail.ru, ¹seiten.1992@mail.ru**Key words:** FPGA, scheme, AND3, logic elements, digital device.

Abstract. Thus research is about introducing XILINX WEBPACK ISE automatic system, and making simple element of AND3. Nowadays programmable programmable logic devices. PLD have become interesting and fastest growing microelectronic devices. Since last decade this devices have improved its characteristics thanks to market growth.

FPGAs contain an array of programmable logic blocks, and a hierarchy of reconfigurable interconnects that allow the blocks to be "wired together", like many logic gates that can be inter-wired in different configurations. Logic blocks can be configured to perform complex combinational functions, or merely simple logic gates like AND and XOR. In most FPGAs, logic blocks also include memory elements, which may be simple flip-flops or more complete blocks of memory. Some FPGAs have analog features in addition to digital functions. The most common analog feature is programmable slew rate on each output pin, allowing the engineer to set low rates on lightly loaded pins that would otherwise ring or couple unacceptably, and to set higher rates on heavily loaded pins on high-speed channels that would otherwise run too slowly.

УДК 004.056.55

**XILINX WEBPACK ISE автоматтандырылған
жобалау жүйесімен танысу, қарапайым
логикалық AND3 элементін жасау****A.O. Жиенбек¹, Б.Қ. Құдайбергенова², А.Б Сейтен¹**¹Л.Н.Гумилев атындағы Еуразия Ұлттық Университеті, Астана,²С.Сейфуллин атындағы Қазақ Агротехникалық Университеті, Астана**Тірек сөздер:** БЛИС, сұлба, AND3, логикалық элемент, цифрлық құрылғы.

Аннотация. Бұл жұмыста теміржол байланысы талқыланған. пойыздар қозғалысының қауіпсіздігі, өткізу және ақы төлеу сызығының қабілеттілігін жоғарылатады. Осы тапсырмалардың әрқайсысын шешуі арналған өз байланысы бар.

Бағдарламаланатын логикалық интегралдық сұлбалар (БЛИС) қазіргі заманда өте қызық және заманауи сандық микроэлектрониканың қарқынды дамып келе жатырған бағыты болып табылады. Соңғы онжылдықта осы құрылғылардың нарықта өсуі және олардың сипаттамаларының айтарлықтай жақсаруы байқалады. Осы саланың болашаққа деген болжамы өте оптимистті көрінеді [1-5].

БЛИС пайда болуымен сандық микросұлбаларды жобалау тек жүздеген және ондаған мың кристаллдар шығаратын ірі өнеркәсіптердің ісі болып шектелмейтін болды. Бірегей сандық құралғылар топтамасын шығару және жобалауды өндірістік кәсіпорындардың жобалық – конструкторлық бөлімшелерінде, зерттеу және оқу зертханаларында және тіптен үй жағыдайында да жүзеге асыруға болады.

Xilinx фирмасы, БЛИС әлемдік өндірушісі болып жасаушыларға әр түрлі технологиялық өндіріспен кристаллдардың кең спектрін ұсынады, олар: интеграция деңгейімен, архитектурамен, тез әрекет етуімен, қуатты және кернеуді қолдануына, әр түрлі корпуста және бірнеше нұсқада жасалған, өндірістік әскери және радиационды берік болып бөлінеді. Xilinx фирмасы шығаратын кристаллдар «қатты логика» салыстырғанда БЛИС артықшылықтарын толықтай жүзеге асырады [6-11]:

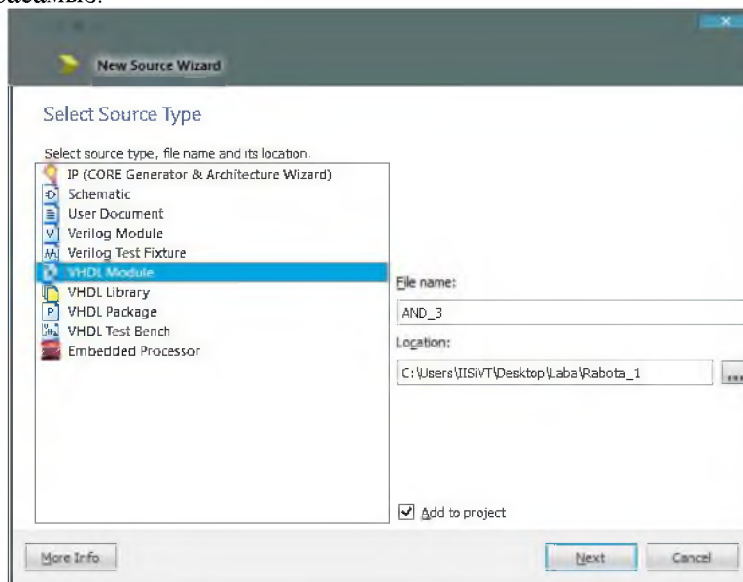
- Тез әрекет ету;
- Жүйе ішінде қайта бағдарламалау мүмкіндігі;
- Сандық құрылғыны бір кристаллда орналастыруға мүмкіндік беретін сол арқылы жолды белгілеуге және баспа платаларының өндірісіне уақытты және шығынды азайтатын интеграцияның жоғары деңгейі;
- Қайта өңдеу циклының уақытын және құрылғы өндірісін азайту;
- Құрылғыны жобалау кезінде пайда болатын қателерді жоюға мүмкіндік беретін АЖЖ қуатты инструментінің болуы;
- Салыстырмалы түрде аз баға.

Алғы технологиялар өндірісін қолдануға негізделген БЛИС кең спектрінен басқа Xilinx фирмасы жобаларды жасауға және кристаллдар конфигурациясына заманауи бағдарламалық қамтамасыздандыру жүргізеді. 2002 жылдың басында ISE™ (Integrated Synthesis Environment) автоматтандырылған жобалаудың жана кезеңіне толықтай көшу аяқталды. ISE бағдарламалық құралын қолдану өңдеу уақытын азайтады және нәтижелердің тиімділік деңгейін жобалаудың дамыған тәсілін қолдану есебінен, синтез алгоритмінен, кристаллда жобаны апару және орналастыру уақытын үнемдейді [12-17].


AND3 логикалық элементін құру үшін бас мәзірдегі **Project** бөлімінен **New Source** таңдаймыз. **New Source Wizard** (1-Сурет) терезесі ашылады.

Терезенің сол бөлігінде **VHDL Module** таңдаймыз, ал файл атауы жолағында **File name AND_3** көрсетеміз. **Location** жолағын өзгеріссіз қалдыруға болады.

Next иернесін басамыз.



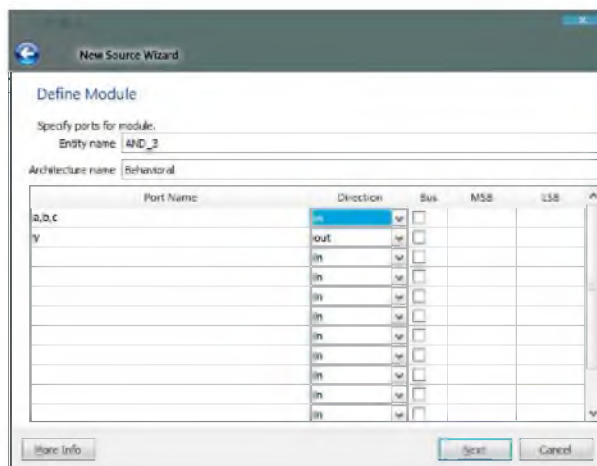
1-Сурет **New Source Wizard** терезесі

1. **Define Module** (2-Сурет) терезесі ашылады. Бұл терезеде кіріс/шығыс деректері беріледі. **Entity name** және **Architecture name** терезелерін өзгеріссіз қалдырамыз. **Port name** бағанында бірінші жолақта кіріс *a,b,c* иорттарын ал екінші **Direction** бағанында оларға қарсы  басып, **in** таңдаймыз. Екінші жолақта **Port name** бағанында *y* шығыс портын таңдаймыз, ал **Direction** бағанында **out** таңдаймыз.

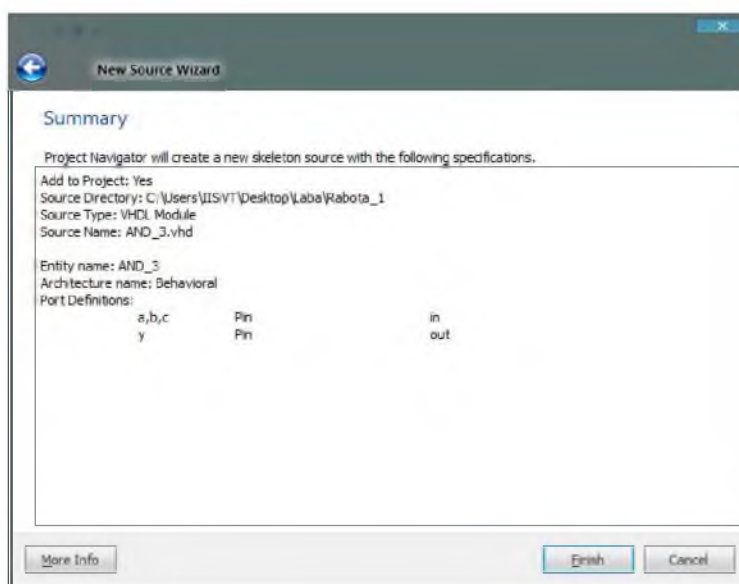
Next пернесін басамыз.

AND_3 логикалық элементі туралы есеп көрсетілетін *Summary* терезесі ашылады: жобаға қосылу, элементті сақтау папкасы, тапсырма түрі, сипаттамасы, атауы, кіріс/шығыс деректері [18-20].

Finish пернесін басамыз. Логикалық элемент сәтті жасалды.



2-Сурет *Define Module* терезесі



3-Сурет *Summary* терезесі

2. Редактордың жұмыс терезесінде біздің логикалық элементтің *AND_3* (4-Сурет) VHDL-сипаттамасы көрсетілген.

Біріншіден VHDL-сипаттама, жолақтарға бөлінген, бұл жағдайда біздің сипаттамамыз 42 жолдан тұрады. Қате кеткен жағдайда оның қай жолда орналасқанын көрсету кезінде қолайлы.

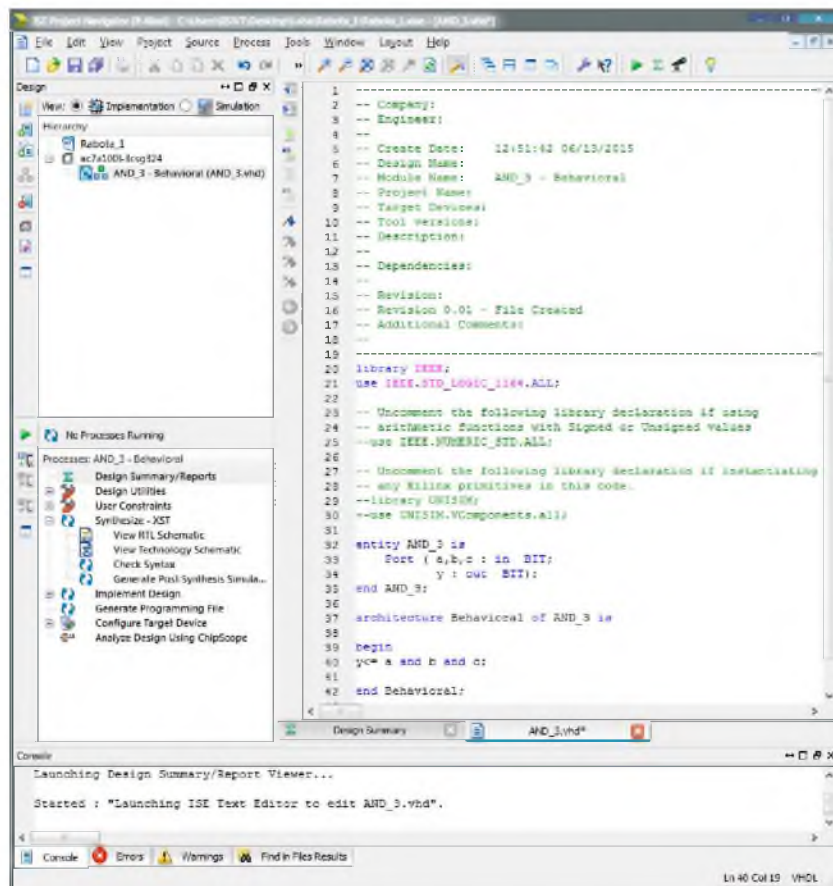
Әріп түсінің де мәні бар:

- Жасыл түспен түсіндірмелер белгіленеді (түсіндірмелер VHDL тілінде екі қос дефиспен басталады «--») және жолдың соңына дейін жалғасады);

- Қызыл және көк түспен VHDL тілінде және Xilinx элементтері кітапханасында кейінге сақталған құрылымдар белгіленеді (бұл операторлар, деректер түрлері, логикалық элементтер болуы мүмкін);

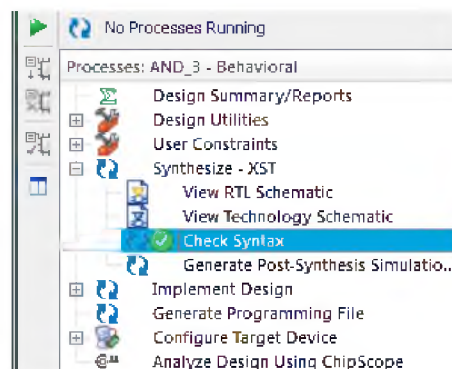
- Қара түспен қарапайым жазбалар белгіленеді.

Оперативті басқару панелінен  (Сохранить все) пернесін басамыз.



4-Сурет *AND_3* логикалық элементінің VHDL-сипаттамасы

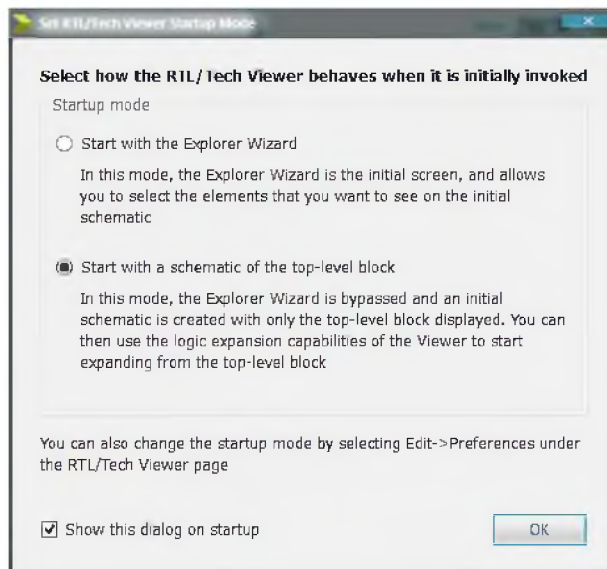
3. Нысанды сақтағаннан кейін үрдістер терезесіне көшеміз. *Synthesize – XST* қосымша парағаны басамыз. Пайда болған тізімнен *Check Syntax* таңдаймыз, осылайша өзіміздің VHDL-сипаттамасын қате болып болмауына тексереміз. Сәтті аяқталған жағдайда жолақта жасыл қанат белгісі (галочка) бар белгі пайда болады (5-Сурет).



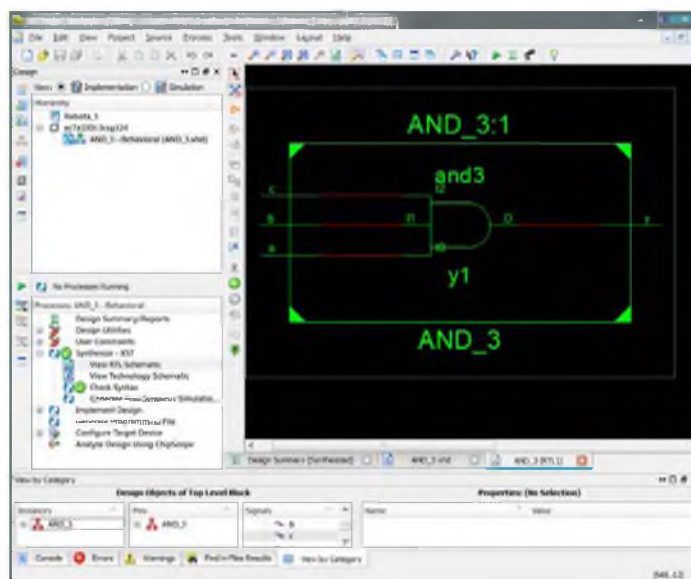
5-Сурет *Check Syntax* операциясы орындалған терезе

Сонымен қатар біз *AND_3* нысанының құрылымдық сұлбасын көре аламыз, сол *Synthesize – XST* қосымша парағынан *View RTL Schematic* таңдау арқылы. *Set RTL/Tech Viewer Startup Mode* терезесі пайда болады (6-Сурет). Осы терезеден *Start with a schematic of the top-level block* таңдаймыз және *OK* басамыз.

Осылайша *AND_3* нысанының сұлбасын алдық. Оның үстінен екі рет басып құрылымдық сұлбасын аламыз (7-Сурет).



6-Сурет *Set RTL/Tech Viewer Startup Mode* терезесі



7-Сурет *AND_3* нысанының құрылымдық сұлбасы

Сонымен, *AND_3* логикалық элементі сәтті орындалды.

ӘДЕБИЕТ

- [1] Бибило П.Н. Основы языка VHDL. Изд. 3-е доп. – М.: Издательство ЛКИ, 2007. – 328 с.
- [2] Зотов В.Ю. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы XILINX®. – М.: Горячая линия-Телеком, 2006. – 520 с.
- [3] Зотов В.Ю. Проектирование цифровых устройств на основе ПЛИС фирмы XILINX в САПР WebPACK ISE. – М.: Горячая линия-Телеком, 2003. – 624с.
- [4] Армстронг Дж.Р. Моделирование цифровых систем на языке VHDL/ Пер. с англ. М.: Мир, 1992. 175 с.
- [5] В.В. Соловьев — Основы языка проектирования цифровой аппаратуры Verilog. 2014
- [6] Группицкий Р.И., Мурсаев А.Х., Угрюмов Е.П. Проектирование систем на микросхемах программируемой логики.-СПб.: БХВ-Петербург, 2002.-608 с.
- [7] Бродин В.Б., Калинин А.В. Системы на микроконтроллерах и БИС программируемой логики.-М.: Издательство ЭКОМ, 2002.- 400 с.
- [8] Угрюмов Е.П. Цифровая схемотехника.- СПб.: БХВ-Петербург,2001.-528 с.

- [9] Сапожников В.В., Кононов В.А. Электрическая централизация стрелок и светофоров. Россия, 2002.
- [10] Суворова Е.А., Шейнин Ю.Е. Проектирование цифровых систем на VHDL.- СПб.: БХВ-Петербург, 2003.-576 с.
- [11] Степенко В.Б. ПЛИС фирмы "ALTERA": элементная база, система проектирования и языки описания аппаратуры.- М.: Издательский дом, ДОДЕКА - XXI , - 2002.- 576 с.
- [12] Микропроцессорные системы. Учебное пособие для вузов. Под ред. Пузанкова Д.В.-СПб.: Политехника, 2002.- 935 с.
- [13] Антонов А.П. Язык описания цифровых устройств. ALTERA HDL. Практический курс.-М.: ИП Радио Софт, 2002.- 224.
- [14] Сергиенко А.М. VHDL для проектирования вычислительных устройств. К.: ЧП Корнейчук, ООО ТИД ДС , 2003.-208 с.
- [15] Бибило П.Н. Основы VHDL языка. Изд. Соломон-Р , - М.: 2000.-200 с.
- [16] Муренко Л.Л. и др. Программаторы запоминающих и логических интегральных микросхем/ Л.Л. Муренко, В.Н. Чурков, Ю.Ф. Широков – М.: Энергоатомиздат, 1988.- 128 с
- [17] Соловьев В.В., Булатова И.Р. Архитектуры сложных программируемых логических интегральных схем // Зарубежная радиоэлектроника. 2000
- [18] Соловьев В.В., Булатова И.Р. Стандартные программируемые логические устройства // Зарубежная радиоэлектроника. 2000
- [19] Solovjev V., Chyzy M. Models of the finite state machines // Proc. of the Sixth Int. Conf. on Methods and Models in Automation and Robotics (MMAR 2000), 28-31 August 2000. Miedzydroje. Poland. Vol. 2
- [20] Соловьев В.В. Проектирование цифровых систем на основе программируемых логических интегральных схем. М.: Горячая линия - Телеком, 2001. 636 с.

REFERENCES

- [1] Bibilo P.N. Osnovy yazyka VHDL. Izd. 3-e dop. – М.: Izdatelstvo LKI, 2007. – 328 s.
- [2] Zotov V.Yu. Proektirovanie vstraivaemykh mikroprocessornyx sistem na osnove PLIS firmy XILINX® . – М.: Goryachaya liniya-Telekom, 2006. – 520 s.
- [3] Zotov V.Yu. Proektirovanie cifrovyyx ustrojstv na osnove PLIS firmy XILINX v SAPR WebPACK ISE. – М.: Goryachaya liniya-Telekom, 2003. – 624s.
- [4] Armstrong Dzh.R. Modelirovanie cifrovyyx sistem na yazyke VHDL/ Per. s angl. М.: Mir, 1992. 175 s.
- [5] V.V. Solovev — Osnovy yazyka proektirovaniya cifrovoy apparatury Verilog. 2014
- [6] Grushvickij R.I., Mursaev A.X., Ugryumov E.P. Proektirovanie sistem na mikrosxemax programmiruemoj logiki.- SPb.: BXV-Peterburg, 2002.-608 s.
- [7] Brodin V.B., Kalinin A.V. Sistemy na mikrokontrollerax i BIS programmiruemoj logiki.-М.: Izdatelstvo EKOM, 2002.- 400 s.
- [8] Ugryumov E.P. Cifrovaya sxemotexnika.- SPb.: BXV-Peterburg, 2001.-528 s.
- [9] Sapozhnikov V.V., Kononov V.A. Elektricheskaya centralizaciya strelok i svetoforov. Rossiya, 2002.
- [10] Suvorova E.A., Shejnin Yu.E. Proektirovanie cifrovyyx sistem na VHDL.- SPb.: BXV-Peterburg, 2003.-576 s.
- [11] Steshenko V.B. PLIS firmy "ALTERA": elementnaya baza, sistema proektirovaniya i yazyki opisaniya apparatury.- М.: Izdatelskij dom, DODEKA - XXI , - 2002.- 576 s.
- [12] Mikroprocessornyye sistemy. Uchebnoe posobie dlya vuzov. Pod red. Puzankova D.V.-SPb.: Politehnika, 2002.- 935 s.
- [13] Antonov A.P. Yazyk opisaniya cifrovyyx ustrojstv. ALTERA HDL. Prakticheskij kurs.-М.: IP Radio Soft, 2002.- 224.
- [14] Sergienko A.M. VHDL dlya proektirovaniya vychislitelnyx ustrojstv. К.: ЧП Кornejчук, ООО ТИД ДС, 2003.208 s.
- [15] Bibilo P.N. Osnovy VHDL yazyka. Izd. Solomon-R , - М.: 2000.-200 s.
- [16] Murenko L.L. i dr. Programmatory zapominayushhix i logicheskix integralnyx mikrosxem/ L.L. Murenko, V.N. Churkov, Yu.F. Shirokov – М.: Energoatomizdat, 1988.- 128 s
- [17] Solovev V.V., Bulatova I.R. Arxitektury slozhnyx programmiruemyx logicheskih integralnyx sxem // Zarubezhnaya radioelektronika. 2000
- [18] Solovev V.V., Bulatova I.R. Standartnye programmiruemye logicheskie ustrojstva // Zarubezhnaya radioelektronika. 2000
- [19] Solovjev V., Chyzy M. Models of the finite state machines // Proc. of the Sixth Int. Conf. on Methods and Models in Automation and Robotics (MMAR 2000), 28-31 August 2000. Miedzydroje. Poland. Vol. 2
- [20] Solovev V.V. Proektirovanie cifrovyyx sistem na osnove programmiruemyx logicheskix integralnyx sxem. М.: Goryachaya liniya - Telekom, 2001. 636 s.

ОЗНАКОМЛЕНИЕ С АВТОМАТИЗИРОВАННОЙ ПРОЕКТНОЙ СИСТЕМОЙ XILINX WEBPACK ISE, СОЗДАНИЕ ПРОСТОГО ЛОГИЧЕСКОГО ЭЛЕМЕНТА AND3

А.О. Жиенбек¹, Б.К. Құдайбергенова², А.Б. Сейтен¹

¹ Евразийский национальный университет имени Л.Н. Гумилева, Астана,

² Казахский Агротехнический Университет имени Сакена Сейфуллина, Астана

Ключевые слова: ПЛИС, схема, AND3, логический элемент, цифровое устройство.

Аннотация. Программируемая логическая интегральная схема электронный компонент, используемый для создания цифровых интегральных схем. В отличие от обычных цифровых микросхем, логика работы ПЛИС не определяется при изготовлении, а задается посредством программирования (проектирования). Для программирования используются программатор и IDE (отладочная среда), позволяющие задать желаемую структуру цифрового устройства в виде принципиальной электрической схемы или программы на специальных языках описания аппаратуры: Verilog, VHDL, AHDL.

Поступила 16.05.2016г.