

**REPORTS OF THE NATIONAL ACADEMY OF SCIENCES
OF THE REPUBLIC OF KAZAKHSTAN**

ISSN 2224-5227

Volume 1, Number 311 (2017), 57 – 61

УДК 621. 396.6

B. S. Kassimov, K. N. Taissariyeva

Kazakh National Research Technical University named after K. I. Satpayev, Almaty, Kazakhstan

**APPARATUS REALIZED RELIABILITY
OF RADIO ELECTRONIC FACILITIES' PRINT BOARDS**

Abstract. This article considers questions about providing reliability and testability of radio electronic facilities as example a typical element of replacement (TER). The analysis of advantages of PLIS in front of MP with point of view of potential risks was made. Methods of increasing reliability and methods of condition control of radio electronic facilities, which realized on PLIS was considered in this article.

Key words: radio electronic facilities, programmable logic integrated scheme (PLIS), typical element of replacement (TER), reliability, testability.

Б. С. Касимов, К. Н. ТайсариеваКазахский национальный исследовательский технический университет
им. К.И.Сатпаева, Алматы, Казахстан**АППАРАТНАЯ РЕАЛИЗАЦИЯ НАДЕЖНОСТИ
ПЕЧАТНЫХ ПЛАТ РАДИОЭЛЕКТРОННЫХ СРЕДСТВ**

Аннотация. В статье рассматриваются вопросы обеспечения надежности и контролепригодности радиоэлектронных средств на примере типового элемента замены (ТЭЗ). Проведен анализ преимущества ПЛИС перед МП с точки зрения возможных рисков. Рассмотрены способы повышения надежности, способы контроля состояния радиоэлектронных средств, реализованных на ПЛИС.

Ключевые слова: радиоэлектронные средства, программируемая логическая интегральная схема (ПЛИС), типовой элемент замены (ТЭЗ), надежность, контролепригодность.

В результате высоких темпов развития науки и техники появились новые технологии - микроминиатюризация элементной базы радиоэлектронных средств (РЭС). Под РЭС [1] понимают изделие и его составные части, в основу функционирования которых положены принципы радиотехники и электроники. Неотъемлемой частью жизненного цикла радиоэлектронных средств является необходимость проведения контроля их технического состояния. Одновременно с проведением контроля технического состояния необходимо учитывать такие вопросы, как сокращение сроков проектирования и снижение затрат на их производство, а также ремонт в процессе эксплуатации. Таким образом, непрерывное возрастание сложности электронных средств порождают проблему контроля и диагностирования.

Расходы на контроль технического состояния составляют от 3% до 20%, а в отдельных случаях - до 70%, от стоимости выпускаемых РЭС. Эта проблема имеет тенденцию к возрастанию из-за увеличения сложности объектов контроля [3]. Эффективность и трудоёмкость электрического контроля и диагностирования электронных средств зависят не только от степени совершенства применяемых методов и средств контроля и диагностирования, но и от степени приспособленности самого контролируемого устройства для контроля и диагностирования. Эту [2] степень приспособленности электронного средства к контролю и называют контролепригод-

ностью. Если контроль должен осуществляться тестовыми методами, то говорят о «тестопригодности» контролируемого устройства. Контролепригодность и тестопригодность должны закладываться уже при разработке электронного средства. Именно поэтому уже при разработке электронного средства необходимо решать, каким образом будет контролироваться его работоспособность и проводиться диагностика неисправностей, как при его производстве, так при эксплуатации. Обеспечение контролепригодности электронного средства на этапе проектирования позволяет резко снизить затраты времени и труда на его контроль и диагностику неисправностей при производстве и дальнейшей эксплуатации.

В конце 70-х годов прошлого века были разработаны серии ГОСТов. Эти стандарты регламентировали процессы качественной и количественной оценки уровня контролепригодности, использованием различных наборов показателей РЭС. В рамках «гостированных» методов и существующих показателей применялся программный комплекс обеспечения контролепригодности РЭС, позволяющий посредством качественных характеристик объекта исследования формировать наборы необходимых для расчета показателей контролепригодности и проводить расчет этих показателей. Расчетные показатели сравнивались с имеющимися показателями аналогичных изделий [4]. Эти методы обеспечивали комплексную оценку уровня контролепригодности РЭС. В некоторых отраслях данные РЭС все еще применяются. Но заводы по их производству остались после распада СССР в других бывших союзных республиках, связи по линии промышленного комплекса с которыми были разорваны. В последующем некоторые из них вообще были сняты с производства. В результате длительных эксплуатации данные радиоэлектронные комплексы и системы постепенно исчерпали запасные инструменты и принадлежности (ЗИП), поэтому остро стоит вопрос по производству элементов замены или их закупки.

Известно решение данной проблемы путем создания печатных плат на основе программируемых ИМС большой и сверхбольшой степеней интеграции, вместо печатных плат, изготовленных на основе интегральных микросхем малого и среднего уровня интеграции. Созданные печатные платы реализованы в функционально законченных микропроцессорных комплектах (МПК) с использованием цифровых методов обработки сигналов, на примере типового элемента замены (далее ТЭЗ) (авторы патента Бабкин А.И., Воронов В.П., Краснов В.И. Россия). ТЭЗ - Модуль, который может быть заменен обслуживающим персоналом в полевых условиях эксплуатации, т.е. без использования каких-либо специальных и контрольно-измерительных средств. Данный ТЭЗ от предыдущих образцов отличается тем, что обе микроЭВМ выполнены на базе микроконтроллера ATmega 128, а интерфейсный порт программирования снабжен последовательным USB-2.0 и/или параллельным RS-232 интерфейсом.

Изучая результаты исследований [5] по анализу применения ПЛИС и микропроцессоров в разработке информационно-управляющих систем (ИУС), пришли к выводу, что для улучшения надежности и контролепригодности ТЭЗ необходимо применить ПЛИС. Ниже приведена таблица, с результатами сравнения рисков, связанных с применением ПЛИС и микропроцессоров.

Предлагаемая печатная плата содержит многоконтактный электрический разъем, буфер и функциональную микросхему, установленную на печатной плате и соединенную через буфер с контактами электрического разъема, согласно изобретению, он дополнительно содержит интерфейсный порт программирования JTAG, а функциональная микросхема содержит программируемую логическую интегральную схему (ПЛИС) Altera MAX II.

Техническим результатом, обеспечивающим решение этой задачи, является печатная плата с программно перестраиваемой функциональной архитектурой на типовом элементе замены. Изобретение относится к устройствам обработки сигналов, конкретно к типовым элементам замены (ТЭЗ) радиоэлектронных систем (РЭС). Технической идеей изобретения является уменьшение трудоемкости смены функционального назначения ТЭЗ путем программной перестройки функциональной архитектуры универсального ТЭЗ. При проектировании ТЭЗ с учетом влияние элементов схемы на надежность работы и повышения отказоустойчивости необходимо предусмотреть системные модули контроля состояния конфигурационной памяти во время работы.

Таблица 1

Вид риска	Результаты сравнительного анализа
1. Риски, связанные со свойствами объектов (ПЛИС и микропроцессоров)	Для данной группы рисков применение ПЛИС позволяет понизить значения для четырех видов рисков из девяти. Для остальных трех видов значения рисков идентичны для ПЛИС и МП.
риски нарушения требований к возникновению отказов по общей причине	Применение ПЛИС позволяет снизить риски данного вида по сравнению с рисками для ИУС на базе МП
риски нарушения требований к временным характеристикам	Применение ПЛИС позволяет снизить риски данного вида по сравнению с рисками для ИУС на базе МП
риски нарушения требований к надежности	Применение ПЛИС позволяет снизить риски данного вида по сравнению с рисками для ИУС на базе МП
риски нарушения требований к защите от искажения входной информации	Значения данных рисков идентичны для ПЛИС и МП
риски нарушения требований к защите от несанкционированного доступа	Значения данных рисков идентичны для ПЛИС и МП
риски нарушения требований по стойкости к внешним воздействиям	Значения данных рисков идентичны для ПЛИС и МП
риски нарушения требований по стойкости к изменению параметров электропитания	Значения данных рисков идентичны для ПЛИС и МП
риски нарушения требований к электромагнитным воздействиям	Значения данных рисков идентичны для ПЛИС и МП
риски нарушения требований по техническому диагностированию	Применение ПЛИС позволяет снизить риски данного вида по сравнению с рисками для ИУС на базе МП
2. Риски, связанные с реализацией процессов жизненного цикла (ПЛИС и микропроцессоров)	Для данной группы рисков применение ПЛИС позволяет понизить значения для шести видов рисков из семи. Для седьмого вида значения рисков идентичны для ПЛИС и МП
риски нарушения требований к процессу разработки	Применение ПЛИС позволяет снизить риски данного вида по сравнению с рисками для ИУС на базе МП
риски нарушения требований к процессу верификации	Применение ПЛИС позволяет снизить риски данного вида по сравнению с рисками для ИУС на базе МП
риски нарушения требований к процессу эксплуатации	Значения данных рисков идентичны для ПЛИС и МП
риски, связанные с применением ранее разработанных проектов	Применение ПЛИС позволяет снизить риски данного вида по сравнению с рисками для ИУС на базе МП
риски, связанные с применением системного программного обеспечения	Применение ПЛИС позволяет снизить риски данного вида по сравнению с рисками для ИУС на базе МП
риски, связанные с применением прерываний	Применение ПЛИС позволяет снизить риски данного вида по сравнению с рисками для ИУС на базе МП
риски, связанные с применением инструментальных средств разработки и верификации	Применение ПЛИС позволяет снизить риски данного вида по сравнению с рисками для ИУС на базе МП
3. Специфические риски, связанные с реализацией схемотехнических решений на базе ПЛИС	Отсутствуют специфические риски, связанные с применением ПЛИС, которые не могут быть снижены до приемлемого уровня с использованием стандартных или специальных решений

В данной ТЭЗ можно внедрить два режима контроля: режим периодической перезаписи конфигурационной памяти (scrubbing) и режим верификации содержимого памяти [6]. Необходимо также предусмотреть программную реализацию режима верификации при загрузке ПЛИС, при которой происходит подсчет контрольной суммы для конфигурационной памяти. При выходе в рабочий режим контрольная сумма сохраняется как эталон в регистре повышенной надёжности, которая защищается с помощью тройного модульного резервирования. В рабочем режиме ПЛИС циклически считывает конфигурационную память, вычисляет контрольную сумму и сравнивает ее с образцом. При неравенстве эталонных сумм или изменении состояния регистра режима активизируется сигнал ошибки. Конфигурационная память обновляет программу в памяти до успешного завершения процесса. Периодическая перезапись и проверка памяти проходят в рабочем режиме. Поэтому необходимо, чтобы программа, обновляемая поверх действующей, полностью совпадала с первоначальной в случае необратимых нарушений в ПЛИС. Возможность контролировать устойчивое начальное состояние ПЛИС при выходе в рабочий режим также повышает надежность устройства.

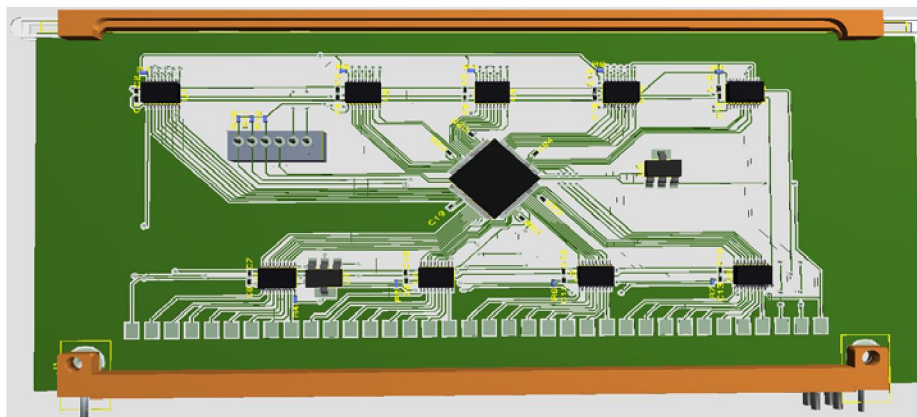


Рисунок 1 - Универсальный типовой элемент замены со структурой элементов (состав):
- печатная плата, - линейный источник стабилизированного напряжения,
- многоконтактный электрический разъем,
- функциональный базовый матричный кристалл,
- конвертор логических уровней,
- дополнительный интерфейсный порт программирования.

Анализ технических характеристик и параметров ТЭЗ показал, что он обладает рядом положительных преимуществ:

1. Для обеспечения контролепригодности. ПЛИС состоят из нескольких энергозависимых банков (наборов) макроячеек. Исходя из этого, на самой ПЛИС возможно осуществить реализацию алгоритмов самоконтроля, подобного самоконтролю аппаратуры ФК станции [9], т.е. генератор воздействия к которым, соответственно определяет отклики.

2. При переводе цифрового автомата, собранного на дискретных компонентах базовой цифровой логики на другой уровень (на кристалле ПЛИС) остается большое количество незадействованных макроячеек. Это позволяет создать возможность построения 2-х и 3-х кратное резервирование функционала ТЭЗ и тем самым обеспечивается надежность элемента.

3. Диагностирование можно построить на основе штатного САПР ПЛИС через порт JTAG [9] (т.е. срабатывание функционала архитектуры ПЛИС с его VERILOG описанием или ему подобными).

Разработанные универсальные ячейки позволят значительно облегчить эксплуатацию техники, а также замены неисправных ячеек и перепрограммирование, а также прошить заранее готовую программу на ПЛИС. Кроме этого можно обеспечить создание полного функционального комплекта группового ЗиПа, выполненного на элементной базе нового поколения. ТЭЗ может быть практически установлен вместо любого элемента вторичной и третичной обработки информации, реализованного на микросхемах малой и средней степени интеграции, при полном соответствии электрических параметров без изменения конструкции и электромонтажа изделия.

Осваивание [8] САПР Quartus II специалистам не составит труда. Перепрограммирование универсальных ячеек, выявление неисправностей и их замена займет считанные минуты.

На основе вышеприведенного анализа и исследований можно сделать вывод, что одним из эффективных путей обеспечения надежности и контролепригодности систем является, использование ПЛИС-технологий. Главным отличительным свойством ПЛИС является возможность их настройки на выполнение заданных функций самим пользователем. Для того чтобы изменить алгоритм работы устройства, достаточно перепрограммировать ПЛИС, причем большинство ПЛИС допускают программирование уже после установки на плату. Высокая гибкость данной технологии позволяют достигать максимально необходимой элементарности действий, что дает возможность проектировщику эффективно проводить структурирование и распределять ресурсы вычислительного процесса [7]. Основным доказательством эффективности применения ПЛИС-технологий при построении отказоустойчивых систем являются примеры их успешной эксплуатации в различных областях науки и техники.

ЛИТЕРАТУРА

- [1] Кофанов Ю.Н. Теоретические основы конструирования, технологии и надежности радиоэлектронных средств: Учебник для вузов. - М.: Радио и связь, 1991.
- [2] О.А.Белоусов, Н.А.Кольцоков, А.Н.Грибков. Основные конструкторские расчеты РЭС. - Тамбовский ГТУ. //Учебное пособие.2010-80.
- [3] Иванов И.А. Метод автоматизированного проектирования контролепригодных электронных средств //Дисс.канд.техн.наук. - Москва: 2011-187с.
- [4] Иванов И.А., Клоков А.Е., Увайсов Р.И. Анализ состояния проблемы обеспечения контролепригодности электронных средств.
- [5] Сравнительный анализ применения ПЛИС и микропроцессоров при разработке информационноуправляющих систем, важных для безопасности АЭС // Научно-технический отчет. НАУ им. Н.Е. Жуковского «ХАИ», НтСКБ «Полисвет», ИПМЭ им. Г.Е. Пухова НАН Украины, ИПММС НАН Украины. - 2005. - С. 47.
- [6] С.Цыбин, А.Быстрицкий. Интерфейсная ПЛИС повышенной надежности. ЭЛЕКТРОНИКА: Наука, Технология, Бизнес 7/2006
- [7] А.В. Федухин, А.А. Муха. ПЛИС - системы как средство повышения отказоустойчивости.
- [8] Малюх В. Н. Введение в современные САПР: Курс лекций. - М.: ДМК Пресс, 2010 - 192.
- [9] Руководство по проектированию контролепригодности. Перевод. Testability Guidelines. © 2008 SMTA Publishing 5200 Willson Road Suite 215·Edina, MN 5524 952 – 920 - 7682.

REFERENCES

1. Kofanov Ju.N. Teoreticheskie osnovy konstruirovaniya, tehnologii i nadezhnosti radiojelektronnyh sredstv: Uchebnyk dlja vuzov. - M.: Radio i svjaz', 1991.
- [2] O.A.Belousov, N.A.Kol'tjukov, A.N.Gribkov. Osnovnye konstruktorskie raschety RJeS. - Tambovskij GTU. //Uchebnoe posobie.2010-80.
- [3] Ivanov I.A. Metod avtomatizirovannogo proektirovaniya kontroleprigodnyh jelektronnyh sredstv /Diss.kand.tehn.nauk. - Moskva: 2011-187s.
- [4] Ivanov I.A., Klokov A.E., Uvajsov R.I. Analiz sostojaniya problemy obespecheniya kontroleprigodnosti jelektronnyh sredstv.
- [5] Sravnitel'nyj analiz primenenija PLIS i mikroprocessorov pri razrabotke informacionnoupravljajushih sistem, vaznyh dlja bezopasnosti AJeS // Nauchno-tehnicheskij otchet. NAU im. N.E. Zhukovskogo «HAI», NTSKB «Polisvit», IPMJe im. G.E. Puhova NAN Ukrainy, IPMMS NAN Ukrainy. - 2005. - S. 47.
- [6] S.Cybin, A.Bystrickij. Interfejsnaja PLIS povyshennoj nadezhnosti. JeLEKTRONIKA: Nauka, Tehnologija, Biznes 7/2006
- [7] A.V. Feduhin, A.A. Muha. PLIS - sistemy kak sredstvo povyshenija otkazoustojchivosti.
- [8] Maljuh V. N. Vvedenie v sovremennye SAPR: Kurs lekciij. - M.: DMK Press, 2010 - 192.
- [9] Rukovodstvo po proektirovaniju kontroleprigodnosti. Perevod. Testability Guidelines. © 2008 SMTA Publishing 5200 Willson Road Suite 215·Edina, MN 5524 952 – 920 - 7682.

ӘОЖ: 621.396.6

Б.С. Касимов, Қ.Н. Тайсариева

Қ.И. Сәтбаев атындағы ҚазҰТЗУ, Алматы қ., Қазақстан

**РАДИЭЛЕКТРОНДЫҚ ҚҰРЫЛҒЫЛАРДЫҢ БАСПА ПЛАТАЛАРЫНЫҢ СЕНІМДІЛІГІН
АППАРАТТЫҚ ТҮРДЕ ЖҮЗЕГЕ АСЫРУ**

Аннотация. Мақалада ауыстырылмалы типтік элемент негізінде радиэлектрондық құрылғылардың сенімділігін қамтамасыз ету мәселелері қарастырылды. Программаландырылатын интегралдық логикалық сұлбада құрылған баспа платалардың микропроцессорлардан артықшылықтары зерттеледі. Программаландырылатын интегралдық логикалық сұлбада жиналған радиэлектрондық құрылғылардың сенімділігін арттыру әдістері қарастырылды.

Түйін сөздер: радиэлектрондық құрылғылар, программаландырылатын интегралдық логикалық сұлба, ауыстырылмалы типтік элемент, сенімділік, бақылауға жарамдылық.